

Γεννήτρια σπειροειδών διευθύνσεων

Μάθημα: Γλώσσες Περιγραφής Υλικού (CST256 / W10)

Διδάσκων: Νικόλαος Καββαδίας

nkavn@uop.gr

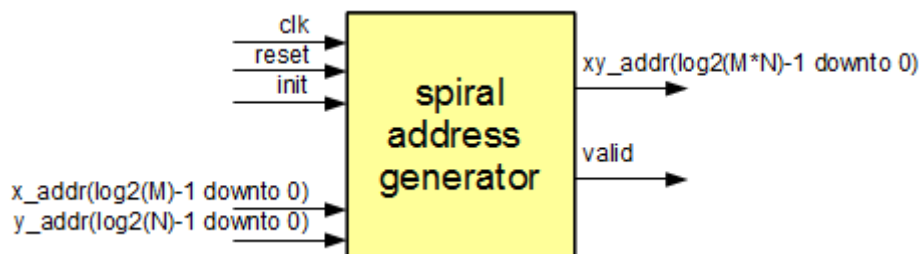
30/01/2010

Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε VHDL μιας προγραμματιζόμενης γεννήτριας σπειροειδών διευθύνσεων. Μια γεννήτρια διευθύνσεων χρησιμοποιείται για τη δημιουργία των κατάλληλων διευθύνσεων για την ανάγνωση και εγγραφή δεδομένων από και προς μία μνήμη. Η μνήμη αυτή η οποία δεν αποτελεί μέρος του ζητούμενου κυκλώματος, θεωρείται ότι έχει $M \times N$ (πλάτος κατά τον άξονα x επί το ύψος κατά τον άξονα y) στοιχεία και ότι το στοιχείο στη θέση (x,y) μπορεί να διευθυνσιοδοτηθεί από τη γραμμικοποιημένη διεύθυνση που δίνεται από την έκφραση:

$$(M \times y) + x$$

Η διεπαφή του κυκλώματος δίνεται στο Σχήμα 1, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1. Το κύκλωμα δέχεται ως είσοδο τις συντεταγμένες (x,y) της λεγόμενης διεύθυνσης βάσης (base address). Όταν το σήμα `init` είναι ενεργό (`init = '1'`), τότε πρέπει να παραχθεί μία νέα διεύθυνση στην έξοδο. Όταν αυτή είναι διαθέσιμη, το σήμα `valid` τίθεται στην τιμή '1'.



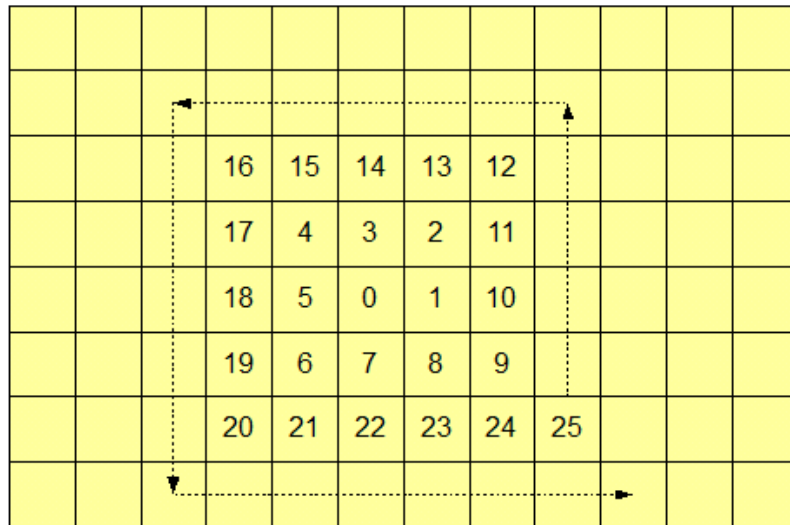
Σχήμα 1: Η διεπαφή της γεννήτριας σπειροειδών διευθύνσεων

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα

Θύρα	Εύρος bit	Κατευθυντι κότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση
init	1	Είσοδος	Σήμα ενεργοποίησης
x_addr	$\log_2(M)$	Είσοδος	Διεύθυνση κατά x
y_addr	$\log_2(N)$	Είσοδος	Διεύθυνση κατά y
xy_addr	$\log_2(M \cdot N)$	Έξοδος	Γραμμικοποιημένη διεύθυνση
valid	1	Έξοδος	Επιβεβαίωση εγκυρότητας της εξόδου

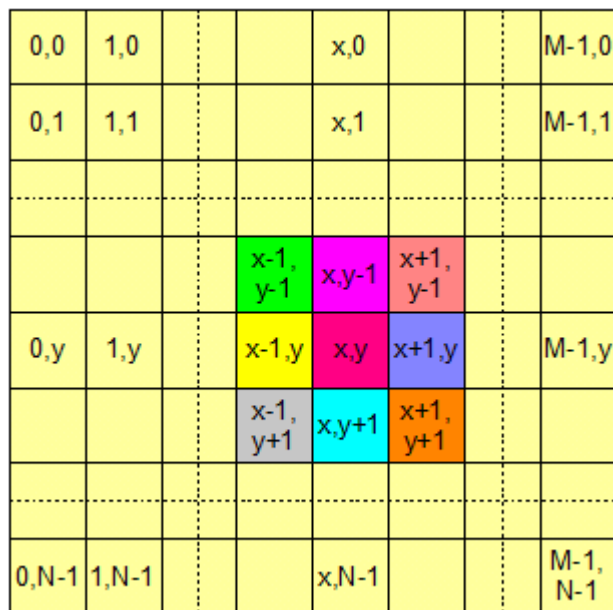
Η συνάρτηση $\log_2(x)$ υπολογίζει τον πλησιέστερο μεγαλύτερο ακέραιο (ceiling) στο λογάριθμο ως προς 2 ενός ακεραίου x . Χρησιμοποιείται για τον υπολογισμό του μέγιστου εύρους bit

που χρειάζεται για τη διευθυνσιοδότηση σε μία σειρά δεδομένων όταν είναι γνωστός ο μέγιστος αριθμός των στοιχείων που την απαρτίζουν. Υλοποιείται ως function στη VHDL και δίνεται στο Σχήμα 4.



Σχήμα 2: Σπειροειδής (spiral) ακολουθία διευθύνσεων

Στο Σχήμα 3 παρουσιάζονται οι μαθηματικές εκφράσεις για τις 8 γειτονικές διευθύνσεις της θέσης (x,y) .



Σχήμα 3: Μαθηματικές εκφράσεις για τις άμεσα γειτνιάζουσες διευθύνσεις ως προς τη θέση (x,y)

```

-----
-- Base-2 logarithm function (LOG2(x)) [rounds to ceiling]
-----
function LOG2(input: INTEGER) return INTEGER is
  variable temp,log: INTEGER;
begin
  log := 0;
  temp := 1;
  for i in 0 to input loop

```

```
    if temp < input then
      log := log + 1;
      temp := temp * 2;
    end if;
  end loop;
  return (log);
end function LOG2;
```

Σχήμα 4: Συνάρτηση υπολογισμού του $\text{ceil}(\log_2(x))$.

Παράδοση και βαθμολόγηση της εργασίας

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε VHDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι τις 22 Φεβρουαρίου 2010. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της επόμενης περιόδου.

Μια εργασία βαθμολογείται με άριστα το τέσσερα (4).

Η εργασία του μαθήματος είναι ατομική.