

# Προγραμματιζόμενη γεννήτρια διευθύνσεων (2η εκδοχή)

Μάθημα: Γλώσσες Περιγραφής Υλικού (CST256 / S09)

Διδάσκων: Νικόλαος Καββαδίας

`nkavn@uop.gr`

05/08/2009

## Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε VHDL μιας προγραμματιζόμενης γεννήτριας διευθύνσεων. Μια γεννήτρια διευθύνσεων χρησιμοποιείται για τη δημιουργία των κατάλληλων διευθύνσεων για την ανάγνωση και εγγραφή δεδομένων από και προς μία μνήμη.

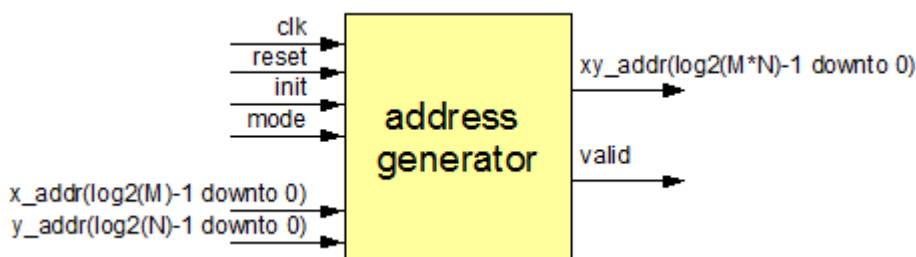
Η μνήμη αυτή η οποία δεν αποτελεί μέρος του ζητούμενου κυκλώματος, θεωρείται ότι έχει

$M \times N$  (πλάτος κατά τον άξονα  $x$  επί το ύψος κατά τον άξονα  $y$ ) στοιχεία και ότι το στοιχείο στη θέση  $(x,y)$  μπορεί να διευθυνσιοδοτηθεί από τη γραμμικοποιημένη διεύθυνση που δίνεται από την έκφραση:

$$(M \times y) + x$$

Η διεπαφή του κυκλώματος δίνεται στο Σχήμα 1, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1. Το κύκλωμα δέχεται ως είσοδο τις συντεταγμένες  $(x,y)$  της λεγόμενης διεύθυνσης βάσης (base address). Όταν το σήμα `init` είναι ενεργό (`init = '1'`), τότε πρέπει να παραχθεί μία νέα διεύθυνση στην έξοδο. Όταν αυτή είναι διαθέσιμη, το σήμα `valid` τίθεται στην τιμή '1'.

Το σήμα `mode` επιλέγει τον τρόπο με τον οποίο παράγεται η νέα διεύθυνση. Αν το `mode` είναι ίσο με '0', η νέα διεύθυνση είναι απλά αυτή της επόμενης θέσης στην μνήμη (raster scan), σαρώνοντας από πάνω προς τα κάτω και από αριστερά προς τα δεξιά (Σχήμα 2). Στην περίπτωση που `mode = '1'`, τότε ζητείται η παραγωγή διευθύνσεων κατά "row-primе" ή αλλιώς "βουστροφιδόν", με συνεχείς εναλλαγές από αριστερά προς τα δεξιά και από τα δεξιά προς τα αριστερά (Σχήμα 3).



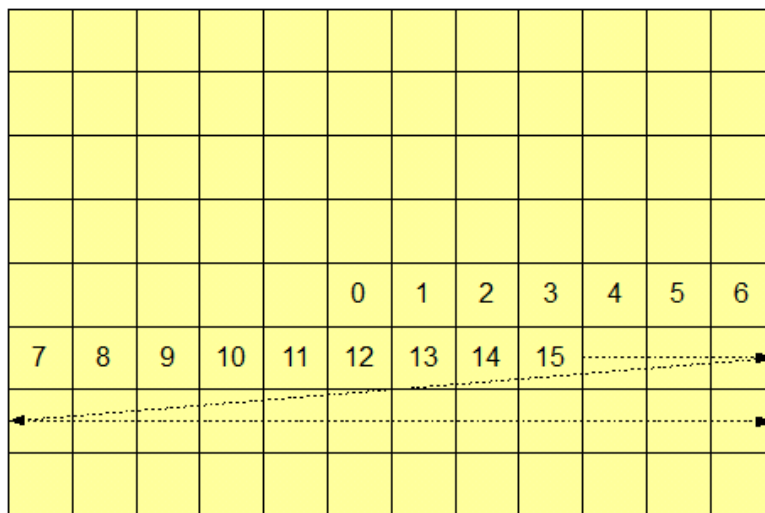
Σχήμα 1: Η διεπαφή της προγραμματιζόμενης γεννήτριας διευθύνσεων

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα

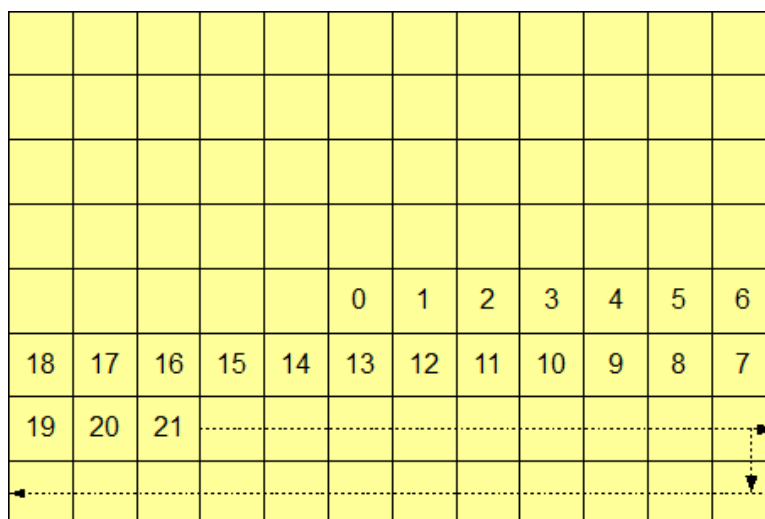
Θύρα	Εύρος bit	Κατευθυντι κότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση

Θύρα	Εύρος bit	Κατευθυντι κότητα	Περιγραφή
init	1	Είσοδος	Σήμα ενεργοποίησης
mode	1	Είσοδος	Επιλογή μοτίβου διευθύνσεων (0: raster-scan, 1: spiral)
x addr	$\log_2(M)$	Είσοδος	Διεύθυνση κατά x
y addr	$\log_2(N)$	Είσοδος	Διεύθυνση κατά y
xy addr	$\log_2(M \cdot N)$	Έξοδος	Γραμμικοποιημένη διεύθυνση
valid	1	Έξοδος	Επιβεβαίωση εγκυρότητας της εξόδου

Η συνάρτηση  $\log_2(x)$  υπολογίζει τον πλησιέστερο μεγαλύτερο ακέραιο (ceiling) στο λογάριθμο ως προς 2 ενός ακεραίου x. Χρησιμοποιείται για τον υπολογισμό του μέγιστου εύρους bit που χρειάζεται για τη διευθυνσιοδότηση σε μία σειρά δεδομένων όταν είναι γνωστός ο μέγιστος αριθμός των στοιχείων που την απαρτίζουν. Υλοποιείται ως function στη VHDL και δίνεται από τον διδάσκοντα.



Σχήμα 2: Ακολουθία διευθύνσεων γραμμικής σάρωσης (raster scan)



Σχήμα 3: Βουστροφηδόν (row-prime) ακολουθία διευθύνσεων

Στο Σχήμα 4 παρουσιάζονται οι μαθηματικές εκφράσεις για τις 8 γειτονικές διευθύνσεις της θέσης (x,y).

