

# CST304: Γλώσσες Περιγραφής Υλικού I (Verilog HDL)

Διδάσκων: Νικόλαος Καββαδίας (Λέκτορας, Π.Δ. 407/80)  
nkavn@uop.gr

## Εξεταστική Ιουνίου 2012

Ημερομηνία εξέτασης: Τρίτη 12 Ιουνίου 2012  
Ώρα εξέτασης: 11:00-14:00  
Ακαδημαϊκό έτος: 2011-2012

### Θέματα

1) Σε κάθε ένα από τα παρακάτω ερωτήματα να επιλεγθεί η σωστή από τις προτεινόμενες απαντήσεις. (Βαθμοί: 2.0/10)

1. Ποιες λειτουργίες επιτρέπονται σε μία μνήμη RAM;  
Α) Μόνο εγγραφή. Β) Ανάγνωση και εγγραφή.  
Γ) Μόνο ανάγνωση. Δ) Τίποτε από τα προηγούμενα.
2. Τι αντιπροσωπεύει το λογικό επίπεδο X στη Verilog;  
Α) Την τιμή του ρολογιού. Β) Κατάσταση υψηλής αντίστασης.  
Γ) Ένα δίαυλο δεδομένων. Δ) Απροσδιόριστη τιμή.
3. Δίνονται τα διανύσματα a[9:4], b[5:8], c[0:3]. Ποιο το εύρος του καθενός, αντίστοιχα;  
Α) 6, 4, 4. Β) 5, 5, 4. Γ) 5, 3, 5. Δ) 6, 4, 5.
4. Για τα παραπάνω διανύσματα a, b, c, ποια από τις παρακάτω αναθέσεις δεν είναι ορθή;  
Α) a = {c, 2'b00}; Β) b = 0;  
Γ) b[6:8] <= c[2:4]; Δ) c[0:0] = 1'b1;
5. Ποια από τις παρακάτω δεν αποτελεί λέξη-κλειδί της Verilog;  
Α) procedure. Β) task. Γ) function. Δ) module.
6. Ποιο από τα παρακάτω κυκλώματα είναι συνδυαστικό;  
Α) Κωδικοποιητής. Β) Καταχωρητής. Γ) Απαριθμητής. Δ) Μανδαλωτής.
7. Ποιο το αποτέλεσμα της a = b | c;, αν b = 4'b1001, c = 4'b1101;  
Α) 4'b1110. Β) 4'b1101. Γ) 4'b1011. Δ) 4'b1010.
8. Για το ακόλουθο τμήμα κώδικα Verilog 1995 συμπληρώστε τη σωστή λίστα ευαισθησίας.

```
always @(...) begin
  a = b + 1'b1; c = {1'b0, b[5:0]}; d = a ^ e;
end
```

- Α) a, b, c. Β) a, b, c, d, e. Γ) a, c, d. Δ) a, b, e.
9. Ποιο το ελάχιστο εύρος διανύσματος διεύθυνσης, για τη διευθυνσιοδότηση μνήμης ROM με 999 θέσεις;  
Α) 9. Β) 10. Γ) 11. Δ) 12.
10. Έστω wire a[3:0] το οποίο δεν διαθέτει οδηγό. Ποια είναι η τιμή του;  
Α) 4'b0000. Β) 4'bUUUU. Γ) 4'bXXXX. Δ) 4'bZZZZ.

2) Να απαντηθούν τα παρακάτω ερωτήματα. (Βαθμοί: 2.5/10)

1. Σχεδιάστε πολυπλέκτη 4-σε-1 με εισόδους δεδομένων των 3-bit.

2. Σχεδιάστε καταχωρητή των 8-bit με εισόδους  $clk, d, reset$  (ασύγχρονο) και έξοδο  $q$ .

3) Να απαντηθούν τα παρακάτω ερωτήματα. (Βαθμοί: 3.0/10)

1. Τι γνωρίζετε για τα FSMD;

2. Να σχεδιαστεί αριθμητική μονάδα με εισόδους δεδομένων  $a, b$  των 8-bit (απρόσημοι), είσοδο επιλογής  $sel$  των 3-bit, και έξοδο δεδομένων  $y$  των 8-bit, η οποία να εκτελεί τις λειτουργίες:

α) ADD: πρόσθεση των  $a, b$ ,

β) XOR: αποκλειστικό-Ή των  $a, b$ ,

γ) MOVA: μεταφορά του  $a$  στην έξοδο,

δ) MIN: η έξοδος  $y$  ισούται με τον μικρότερο των  $a, b$ .

ε) MAX: η έξοδος  $y$  ισούται με τον μεγαλύτερο των  $a, b$ .

στ) SHLA: αριστερή λογική ολίσθηση του  $a$  κατά όσες θέσεις δείχνουν τα χαμηλότερης σημαντικότητας ψηφία του  $b$ , και

ζ) SHRA: δεξιά λογική ολίσθηση του  $a$  με αντίστοιχο τρόπο.

Να γράψετε τις σωστές εξόδους κάθε λειτουργίας για  $a = 8'h36, b = 8'hA9$ .

4) Η σχέση  $eda = MAX(0.875 * x + 0.5 * y, x)$  όπου  $x = MAX(|a|, |b|)$  και  $y = MIN(|a|, |b|)$  αποτελεί μία προσέγγιση της ευκλείδειας απόστασης στο επίπεδο, η ακριβής τιμή της οποίας δίνεται από την έκφραση  $\sqrt{a^2 + b^2}$ . Ο παρακάτω πίνακας περιγράφει κατά βήματα τον εν λόγω αλγόριθμο. Ζητείται η σχεδίαση του αντίστοιχου κυκλώματος FSMD σε Verilog. Το κύκλωμα διαθέτει εισόδους  $x, y$  με εύρος 8-bit, είσοδο ρολογιού  $clk$ , ασύγχρονης επανατοποθέτησης  $reset$ , ενεργοποίησης  $start$  καθώς και έξοδο δεδομένων  $eda$  και την έξοδο κατάστασης  $done$  που γίνεται 1 με την ολοκλήρωση των υπολογισμών. Μπορείτε να χρησιμοποιήσετε βοηθητικούς καταχωρητές  $t_i$  των 8-bit με  $i > 0$ . (Βαθμοί: 2.5/10)

Κατάσταση	Λειτουργία
S1	Υπολογισμός της απόλυτης τιμής του $a$ και του $b$ και αποθήκευση αντίστοιχα σε $t1$ και $t2$
S2	Υπολογισμός του μεγίστου και ελαχίστου των $t1, t2$ και αποθήκευση αντίστοιχα σε $x$ και $y$
S3	Διαίρεση του $x$ με το 8 και υποδιπλασιασμός του $y$ . Αποθήκευση σε $t3, t4$ , αντίστοιχα
S4	Αφαίρεση του $t3$ από το $x$ και αποθήκευση σε νέο καταχωρητή
S5	Άθροιση του $t4$ με το αποτέλεσμα της S4 και αποθήκευση σε νέο καταχωρητή
S6	Υπολογισμός της εξόδου $eda$ ως τον μεγαλύτερο μεταξύ του $x$ και του αποτελέσματος της S5
S7	$done = 1$