

# Κύκλωμα ανίχνευσης παλίνδρομων λέξεων

Μάθημα: Γλώσσες Περιγραφής Υλικού I (CST304 / 2011-2012)

Διδάσκων: Νικόλαος Καββαδίας

[nkavn@uop.gr](mailto:nkavn@uop.gr)

14/04/2012

## Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε Verilog HDL ενός κυκλώματος ανίχνευσης παλίνδρομων λέξεων. Ένα διάνυσμα είναι παλίνδρομο όταν μπορεί να διαβαστεί το ίδιο από τα αριστερά προς τα δεξιά και από τα δεξιά προς τα αριστερά. Για παράδειγμα η λέξη 11011011 είναι παλίνδρομη ενώ η 10101011 δεν είναι. Το κύκλωμα επιστρέφει `ispalin = 1` με την ανίχνευση μιας παλίνδρομης λέξης αλλιώς επιστρέφει 0. Η λειτουργία του κυκλώματος θα πρέπει να δοκιμαστεί για όλες τις εισόδους από `inp = 8'b00000000` μέχρι και `8'b11111111`.

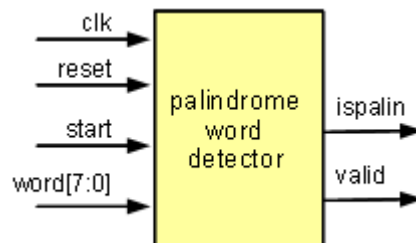
Προτείνεται η υλοποίηση του κυκλώματος σε μορφή FSM (Finite-State Machine with Datapath) με περιγραφή επιπέδου RTL.

Στο Σχήμα 1 δίνεται ο ψευδοκώδικας για την υλοποίηση του εν λόγω αλγορίθμου.

```
STATE_1:
  len = 7; goto STATE_1A;
STATE_1A:
  t = len >> 1; d = word; i = 0; p = 1; goto STATE_2;
STATE_2:
  if (i < t) {goto STATE_3;} else {goto STATE_6;}
STATE_3:
  t1 = len - i; goto STATE_3A;
STATE_3A:
  t2 = t1 - 1; goto STATE_3B;
STATE_3B:
  if (d[i] != d[t2]) {goto STATE_4;} else {goto STATE_5;}
STATE_4:
  p = 0; goto STATE_6;
STATE_5:
  i = i + 1; goto STATE_2;
STATE_6:
  ispalin = p;
```

Σχήμα 1: Ψευδοκώδικας για τον ανιχνευτή παλίνδρομων λέξεων.

Ενδεικτική διεπαφή του κυκλώματος δίνεται στο Σχήμα 2, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1.



Σχήμα 2: Η διεπαφή του κυκλώματος ανίχνευσης παλίνδρομων λέξεων.

**Πίνακας 1:** Θύρες εισόδου και εξόδου για το κύκλωμα

Θύρα	Εύρος bit	Κατευθυντικότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση
start	1	Είσοδος	Σήμα ενεργοποίησης
word	8	Είσοδος	Δεδομένα εισόδου
ispalin	1	Έξοδος	Αποτέλεσμα
valid	1	Έξοδος	Επιβεβαίωση ολοκλήρωσης της διαδικασίας

### **Παράδοση και βαθμολόγηση της εργασίας**

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε Verilog HDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε τυπωμένη μορφή (με το συνολικό κώδικα Verilog HDL) και υποβάλλεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι και την ημέρα των εξετάσεων της περιόδου Ιουνίου-Ιουλίου 2012. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, δεν θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της περιόδου Ιουνίου-Ιουλίου.

Μια εργασία βαθμολογείται με άριστα το 3.0. Μη εμπρόθεσμη παράδοση εργασίας συνεπάγεται το βαθμό μηδέν (0).

Η εργασία του μαθήματος είναι υποχρεωτική.