

Κύκλωμα απαρίθμησης πληθυσμού για αραιές λέξεις

Μάθημα: Γλώσσες Περιγραφής Υλικού I (CST304 / 2011-2012)

Διδάσκων: Νικόλαος Καββαδίας

nkavn@uop.gr

06/04/2012

Αντικείμενο της εργασίας

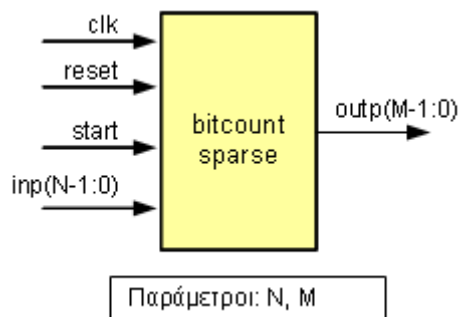
Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε Verilog HDL ενός κυκλώματος απαρίθμησης πληθυσμού το οποίο ενδείκνυται για την επεξεργασία αραιών (sparse) λέξεων. Ως αραιές λέξεις θεωρούνται αυτές που έχουν σχετικά μικρό αριθμό εμφάνισης του 1. Το κύκλωμα υπολογίζει τον αριθμό των 1 στη λέξη εισόδου $inp(N-1:0)$ και το αποτέλεσμα εμφανίζεται στην έξοδο $outp(M-1:0)$. Οι παράμετροι N και M θα πρέπει να δηλωθούν είτε με τη δήλωση **parameter** είτε με τη δήλωση προεπεξεργαστή **define**. Ενδεικτικές τιμές των N και M είναι 32 και 6, αντίστοιχα. Η λειτουργία του κυκλώματος θα πρέπει να δοκιμαστεί για όλες τις εισόδους από $inp = 32'b'80000000$ μέχρι και $inp = 32'b'80000FFF$. Προτείνεται η υλοποίηση του κυκλώματος σε μορφή FSM (Finite-State Machine with Datapath) με περιγραφή επιπέδου RTL.

Στο Σχήμα 1 δίνεται ο ψευδοκώδικας για την υλοποίηση του εν λόγω αλγορίθμου.

```
STATE_1:
  n = 0; t = inp; goto STATE_2;
STATE_2:
  if (t != 0) {goto STATE_3;} else {goto STATE_4;}
STATE_3:
  n = n + 1; t0 = t - 1; goto STATE_3A;
STATE_3A:
  t = t & t0; goto STATE_2;
STATE_4:
  outp = n;
```

Σχήμα 1: Ψευδοκώδικας για τον απαριθμητή πληθυσμού (για αραιές λέξεις).

Ενδεικτική διεπαφή του κυκλώματος δίνεται στο Σχήμα 2, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1.



Σχήμα 2: Η διεπαφή του κυκλώματος απαρίθμησης πληθυσμού

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα

Θύρα	Εύρος bit	Κατευθυντικότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση
start	1	Είσοδος	Σήμα ενεργοποίησης
inp	N	Είσοδος	Δεδομένα εισόδου
outp	M	Έξοδος	Αποτέλεσμα

Παράδοση και βαθμολόγηση της εργασίας

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε Verilog HDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε τυπωμένη μορφή (με το συνολικό κώδικα Verilog HDL) και υποβάλλεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι και την ημέρα των εξετάσεων της περιόδου Ιουνίου-Ιουλίου 2012. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, δεν θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της περιόδου Ιουνίου-Ιουλίου.

Μια εργασία βαθμολογείται με άριστα το 3.0. Μη εμπρόθεσμη παράδοση εργασίας συνεπάγεται το βαθμό μηδέν (0).

Η εργασία του μαθήματος είναι υποχρεωτική.