

ALU ρητής αριθμητικής

Μάθημα: Γλώσσες Περιγραφής Υλικού I (CST304 / 2011-2012)

Διδάσκων: Νικόλαος Καββαδίας

nkavn@uop.gr

05/04/2012

Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε Verilog HDL μιας αριθμητικής μονάδας για την υλοποίηση πράξεων μεταξύ κλασμάτων (ρητή αριθμητική). Η ρητή αριθμητική (rational arithmetic) ορίζεται για το σώμα Q των ρητών αριθμών και έχει το πλεονέκτημα ότι δεν υπόκειται σε απώλειες ακρίβειας, κάτι που αποτελεί πρόβλημα στην αριθμητική κινητής υποδιαστολής (floating-point arithmetic). Έστω a, b, c, d θετικοί προσημασμένοι ακέραιοι αριθμοί, και $a/b, c/d$ ρητοί αριθμοί. Ορίζουμε την πρόσθεση, αφαίρεση, πολλαπλασιασμό, διαίρεση και υπολογισμό διαμέσου (mediant) ρητών ως εξής:

Πρόσθεση ρητών:

$$\frac{a}{b} + \frac{c}{d} = \frac{ad + bc}{bd}$$

Αφαίρεση ρητών:

$$\frac{a}{b} - \frac{c}{d} = \frac{ad - bc}{bd}$$

Πολλαπλασιασμός ρητών:

$$\frac{a}{b} \cdot \frac{c}{d} = \frac{ac}{bd}$$

Διαίρεση ρητών:

$$\frac{a}{b} \div \frac{c}{d} = \frac{ad}{bc}$$

Διάμεσος δύο ρητών:

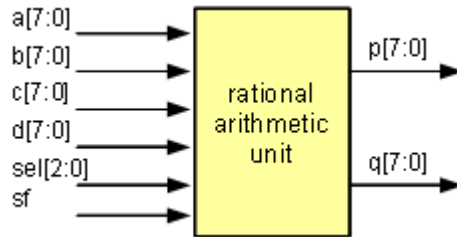
$$\text{mediant}\left(\frac{a}{b}, \frac{c}{d}\right) = \frac{a + c}{b + d}$$

Για το χειρισμό του προσήμου του αποτελέσματος θα πρέπει να λαμβάνεται υπόψη ο κανόνας ότι αν $\text{psgn} \wedge \text{qsgn} = 1$ (πράξη XOR), όπου psgn, qsgn είναι τα πρόσημα των αποτελεσμάτων, τότε το πρόσημο του αποτελέσματος είναι αρνητικό.

Η είσοδος `sf` (simple fractions) ενεργοποιεί την απλοποίηση αριθμητή και παρονομαστή με το μέγιστο κοινό διαιρέτη τους. Αν π.χ. $p/q = 7/21$ τότε $\text{gcd}(7,21) = 7$ και το p/q απλοποιείται ως $1/3$. Η λειτουργία του `gcd` να υλοποιηθεί ως **task**.

Για τον έλεγχο ορθής λειτουργίας του κυκλώματος να γίνουν όλες οι πράξεις μεταξύ των $a,b,c,d = (2,3,3,7)$.

Ενδεικτική διεπαφή του κυκλώματος δίνεται στο Σχήμα 1, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1.



Σχήμα 1: Η διεπαφή της ALU ρητής αριθμητικής.

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα.

Θύρα	Εύρος bit	Κατευθυντικότητα	Περιγραφή
a	8	Είσοδος	Αριθμητής του πρώτου κλάσματος
b	8	Είσοδος	Παρονομαστής του πρώτου κλάσματος
c	8	Είσοδος	Αριθμητής του δεύτερου κλάσματος
d	8	Είσοδος	Παρονομαστής του δεύτερου κλάσματος
sel	3	Είσοδος	Επιλογή μιας εκ των πέντε λειτουργιών της μονάδας ρητής αριθμητικής
sf	1	Είσοδος	Απλοποίηση αποτελέσματος
p	8	Έξοδος	Αριθμητής του αποτελέσματος
q	8	Έξοδος	Παρονομαστής του αποτελέσματος

Παράδοση και βαθμολόγηση της εργασίας

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε Verilog HDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε τυπωμένη μορφή (με το συνολικό κώδικα Verilog HDL) και υποβάλλεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι και την ημέρα των εξετάσεων της περιόδου Ιουνίου-Ιουλίου 2012. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, δεν θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της περιόδου Ιουνίου-Ιουλίου.

Μια εργασία βαθμολογείται με άριστα το 3.0. Μη εμπρόθεσμη παράδοση εργασίας συνεπάγεται το βαθμό μηδέν (0).

Η εργασία του μαθήματος είναι υποχρεωτική.