

Υπολογισμός δυαδικού λογαρίθμου

Μάθημα: Γλώσσες Περιγραφής Υλικού I (CST304 / 2009-2010)

Διδάσκων: Νικόλαος Καββαδίας

nkavn@uop.gr

01/04/2010

Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε Verilog HDL ενός κυκλώματος για τον υπολογισμό του δυαδικού λογαρίθμου ($\log_2(\cdot)$) ενός ακεραίου. Το αποτέλεσμα του υπολογισμού μπορεί να είναι ακέραιος (αριθμός ψηφίων μετά την υποδιαστολή: 0) ή σταθερής υποδιαστολής στο δυαδικό σύστημα έχοντας προκαθορίσει τη ζητούμενη ακρίβεια σε αριθμό ψηφίων μετά την υποδιαστολή.

Έστω ακεραίος αριθμός P και έστω ότι το εύρος bit που χρειάζεται για την αναπαράστασή του στο δυαδικό σύστημα είναι ίσο με $\text{bits}(P)$. Το ζητούμενο είναι ο υπολογισμός

$$\log_2(P) = C_{imax} \dots C_{imin}$$

όπου:

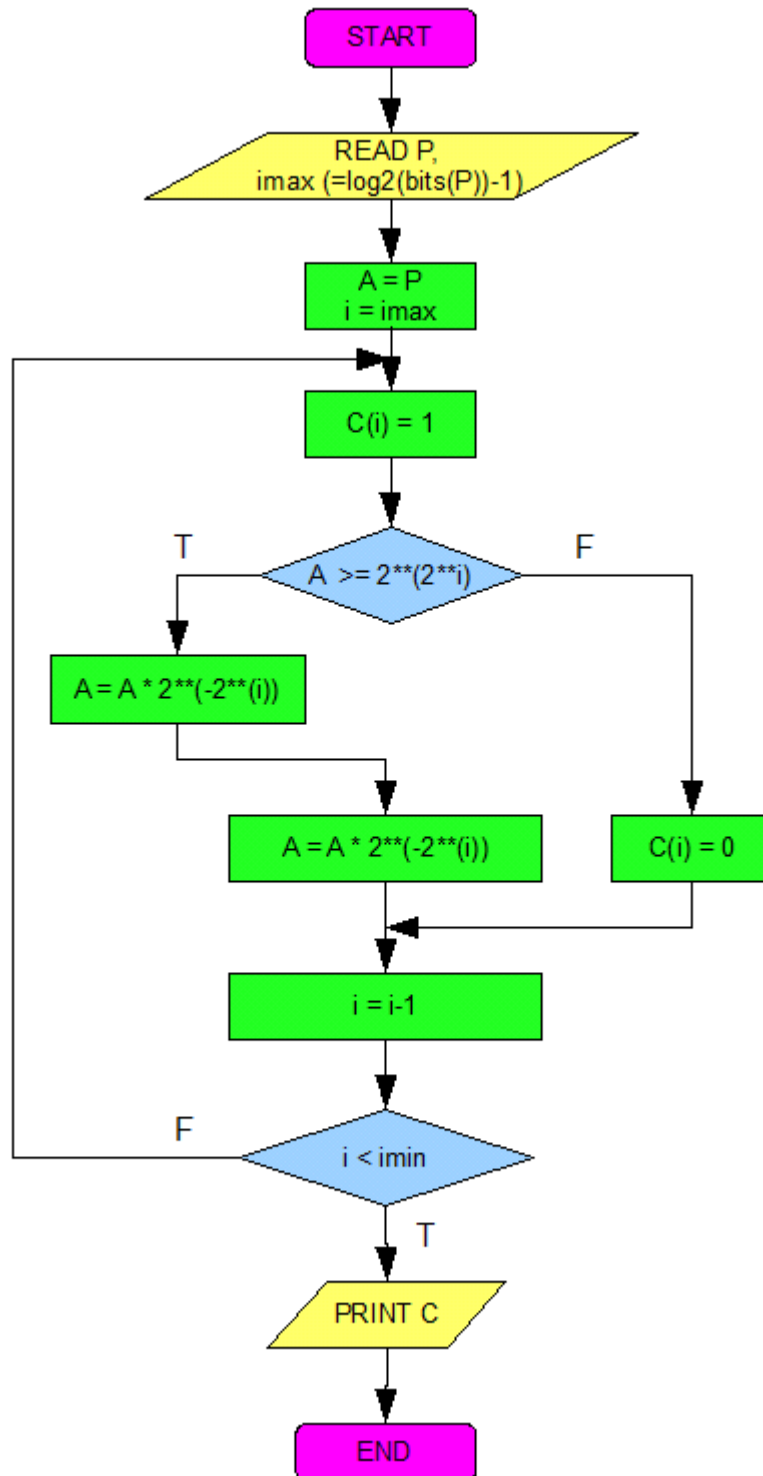
- P είναι ο αριθμός εισόδου για τον οποίο ζητείται ο υπολογισμός του λογαρίθμου
- $C(imax:imin)$ είναι το αποτέλεσμα της διαδικασίας
- $imax$ είναι ίσο με τον λογάριθμο του εύρους bit του P μείον 1, δηλαδή ισούται με $\log_2(\text{bits}(P)) - 1$ και θεωρείται ότι είναι εκ των προτέρων γνωστό και δίνεται ως είσοδος στο κύκλωμα
- $imin$ είναι ο επιθυμητός αριθμός των ψηφίων μετά την υποδιαστολή (με μείον μπροστά, π.χ. για ακρίβεια 5 ψηφίων είναι $imin = -5$).

Για παράδειγμα αν ο P έχει 10 ψηφία, τότε $\log_2(10-1) = \log_2(9) = 3$ και έτσι $imax = 3$, με στρογγυλοποίηση του λογαρίθμου προς τον πλησιέστερο μικρότερο ακεραίο. Για επιθυμητή ακρίβεια ψηφίων μετά την υποδιαστολή ίση με 5, είναι $imin = -5$ και $C[3:-5]$. Προκειμένου να μην χρησιμοποιείται αρνητική δεικτοδότηση στο διάνυσμα C μπορεί να προστεθεί στα δύο όρια του, το $imin$ ώστε να είναι: $C[imax+imin:0]$.

Να σημειωθούν τα εξής:

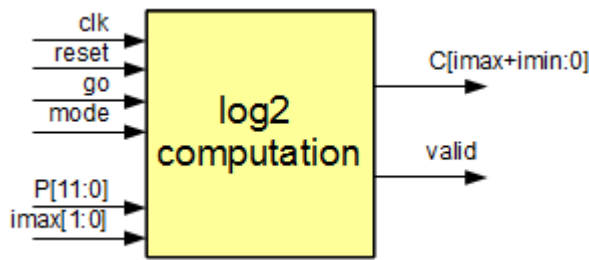
- η πράξη αναγωγής σε δύναμη με βάση το 2 (π.χ. 2^i) υλοποιείται ως λογική ολίσθηση αριστερά κατά αριθμό θέσεων ίσο με i
- θα πρέπει να υποστηρίζονται ως είσοδοι αριθμοί με εύρος bit ίσο με 12
- θα πρέπει να υποστηρίζεται μέχρι $imin = -6$. Η $imin$ ορίζεται ως **parameter** στο κύκλωμα (IMIN).

Στο Σχήμα 1 δίνεται το διάγραμμα ροής του αλγορίθμου.



Σχήμα 1: Διάγραμμα ροής του αλγορίθμου υπολογισμού δυαδικού λογαρίθμου

Ενδεικτική διεπαφή του κυκλώματος δίνεται στο Σχήμα 2, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1.



Σχήμα 2: Η διεπαφή του κυκλώματος υπολογισμού δυαδικού λογαρίθμου

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα

Θύρα	Εύρος bit	Κατευθυντικότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση
go	1	Είσοδος	Σήμα ενεργοποίησης
P	12	Είσοδος	Δεδομένα εισόδου
imax	2	Είσοδος	Τιμή imax για το std logic vector P
C	imax+imin+1	Έξοδος	Δυαδικός λογάριθμος του P
valid	1	Έξοδος	Επιβεβαίωση εγκυρότητας της εξόδου

Αναλυτική περιγραφή του αλγορίθμου με παραδείγματα παρουσιάζεται στη δημοσιευμένη εργασία:
Demetrios K. Kostopoulos, "An algorithm for the computation of binary logarithms," *IEEE Transactions on Computers*, Vol. 40, No. 11, pp. 1267–1270, November 1991. (διαθέσιμη σε μορφή PDF εφόσον ζητηθεί).

Παράδοση και βαθμολόγηση της εργασίας

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε Verilog HDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε τυπωμένη μορφή (με το συνολικό κώδικα Verilog HDL) και υποβάλλεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι και την ημέρα των εξετάσεων της περιόδου Ιουνίου-Ιουλίου 2010. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, δεν θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της περιόδου Ιουνίου-Ιουλίου.

Μια εργασία βαθμολογείται με άριστα το 1.25. Μη εμπρόθεσμη παράδοση εργασίας συνεπάγεται το βαθμό μηδέν (0).

Η εργασία του μαθήματος είναι υποχρεωτική.