

Γεννήτρια ψευδοτυχαίων αριθμών τύπου "XORshift"

Μάθημα: Γλώσσες Περιγραφής Υλικού I (CST304 / 2010-2011)

Διδάσκων: Νικόλαος Καββαδίας

nkavn@uop.gr

11/04/2011

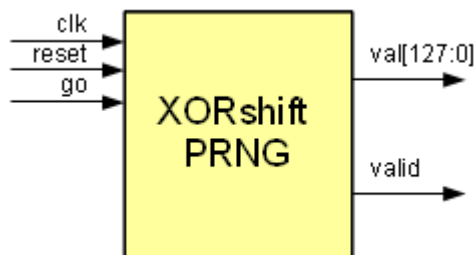
Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε Verilog HDL ενός κυκλώματος το οποίο παράγει ψευδοτυχαίους ακέραιους αριθμούς (PRNG: pseudo-random number generator) οι οποίοι είναι απρόσημοι και συνολικού μήκους 128-bit. Το κύκλωμα δεν διαθέτει είσοδο δεδομένων, αλλά κάθε φορά που ενεργοποιείται (`go == 1'b1`) τότε παράγεται ένας νέος αριθμός από την έξοδο `val` η οποία έχει εύρος 128-bit. Το κύκλωμα διαθέτει τέσσερις εσωτερικούς καταχωρητές, `x`, `y`, `z`, `w`, οι οποίοι αρχικοποιούνται σε συγκεκριμένες τιμές κατά το `reset`: `x = 32'd123456789`, `y = 32'd362436069`, `z = 32'd521288629`, και `w = 32'd88675123`. Η έξοδος `val` παράγεται με τη συνένωση (concatenation) των `x`, `y`, `z`, `w`. Ο αλγόριθμος χωρίζεται σε διαδοχικές καταστάσεις όπως φαίνεται στο Σχήμα 1.

```
STATE_1:
    t1 = x << 11;
    t = x ^ t1;
STATE_2:
    x = y;
    y = z;
    z = w;
STATE_3:
    t2 = t >> 8;
    t3 = t ^ t2;
    t4 = w >> 19;
    t5 = t4 ^ t3;
    t6 = w ^ t5;
    w = t6;
STATE_4:
    val = {x, y, z, w};
```

Σχήμα 1: Ψευδοκώδικας ANSI C για τη γεννήτρια PRNG τύπου XORshift. Ο κώδικας είναι χωρισμένος σε καταστάσεις για το αντίστοιχο FSM (Finite-State Machine with Datapath).

Ενδεικτική διεπαφή του κυκλώματος δίνεται στο Σχήμα 2, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1.



Σχήμα 2: Η διεπαφή του κυκλώματος υπολογισμού τετραγωνικής ρίζας αριθμού σταθερής υποδιαστολής

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα

Θύρα	Εύρος bit	Κατευθυντικότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση
go	1	Είσοδος	Σήμα ενεργοποίησης
val	128	Έξοδος	Αποτέλεσμα (ψευδοτυχαίος αριθμός)
valid	1	Έξοδος	Επιβεβαίωση εγκυρότητας της εξόδου

Παράδοση και βαθμολόγηση της εργασίας

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε Verilog HDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε τυπωμένη μορφή (με το συνολικό κώδικα Verilog HDL) και υποβάλλεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι και την ημέρα των εξετάσεων της περιόδου Ιουνίου-Ιουλίου 2011. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, δεν θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της περιόδου Ιουνίου-Ιουλίου.

Μια εργασία βαθμολογείται με άριστα το 10. Μη εμπρόθεσμη παράδοση εργασίας συνεπάγεται το βαθμό μηδέν (0).

Η εργασία του μαθήματος είναι υποχρεωτική.