

Υλοποίηση αλγόριθμου με φωλιασμένους βρόχους

Μάθημα: Γλώσσες Περιγραφής Υλικού I (CST304 / 2009-2010)

Διδάσκων: Νικόλαος Καββαδίας

nkavn@uop.gr

02/04/2010

Αντικείμενο της εργασίας

Αντικείμενο αυτής της εργασίας είναι η περιγραφή σε Verilog HDL ενός κυκλώματος για την υλοποίηση αλγορίθμου πολυωνυμικής πολυπλοκότητας ο οποίος περιλαμβάνει δύο φωλιασμένους βρόχους και περιγράφεται στο Σχήμα 1.

```
y = 0;
j = n;

while (j >= 1)
{
    k = 0;

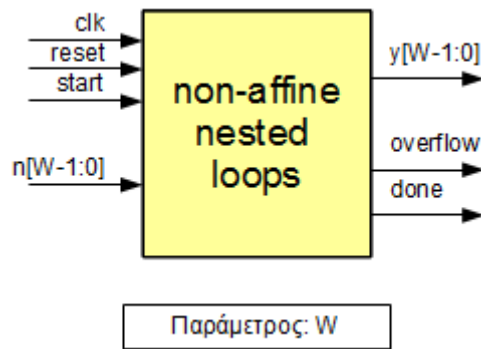
    while (k < n * n)
    {
        y = y + j - k;
        k = k + 1;
    }

    j = j - 1;
}
```

Σχήμα 1: Κώδικας ANSI C για τον αλγόριθμο.

Το κύκλωμα θα δέχεται την είσοδο n , των W -bit, και θα παράγει ως έξοδο αποτέλεσμα με εύρος bit ίσο με W . Η είσοδος `start` ενεργοποιεί τη λειτουργία του κυκλώματος, ενώ η έξοδος `done` γίνεται 1 όταν ολοκληρωθεί ο υπολογισμός του αποτελέσματος, αλλιώς είναι 0. Η έξοδος `overflow` γίνεται 1 όταν συμβαίνει υπερχείλιση του αποτελέσματος y . Οι βρόχοι `while` θα πρέπει να υλοποιηθούν με τη βοήθεια απαριθμητών, στους οποίους αντιστοιχούν οι μεταβλητές δείκτη j , k στον κώδικα του Σχήματος 1. Όταν ο απαριθμητής του εσωτερικού βρόχου ολοκληρώσει μία καταμέτρηση από το 0 ως το $n*n-1$, θα πρέπει να μηδενίζεται και να ενεργοποιεί τον απαριθμητή του εξωτερικού βρόχου ώστε αυτός να μειώσει την τιμή του κατά 1. Ο απαριθμητής του εξωτερικού βρόχου αρχικοποιείται στην τιμή n , και τερματίζει τη λειτουργία του όταν $j = 1$. Η παράμετρος W θα πρέπει να δηλωθεί είτε με τη δήλωση **parameter** είτε με τη δήλωση προεπεξεργαστή **defparam**.

Ενδεικτική διεπαφή του κυκλώματος δίνεται στο Σχήμα 2, και οι θύρες εισόδου και εξόδου περιγράφονται αναλυτικά στον Πίνακα 1.



Σχήμα 2: Η διεπαφή του κυκλώματος υπολογισμού αλγορίθμου με φωλιασμένους βρόχους.

Πίνακας 1: Θύρες εισόδου και εξόδου για το κύκλωμα.

Θύρα	Εύρος bit	Κατευθυντικότητα	Περιγραφή
clk	1	Είσοδος	Είσοδος ρολογιού
reset	1	Είσοδος	Επανατοποθέτηση
start	1	Είσοδος	Σήμα ενεργοποίησης
n	W	Είσοδος	Δεδομένα εισόδου
y	W	Έξοδος	Τιμή αποτελέσματος
overflow	1	Έξοδος	Σημαία υπερχειλίσσης του αποτελέσματος y
done	1	Έξοδος	Σημαία υπόδειξης έγκυρης εξόδου

Παράδοση και βαθμολόγηση της εργασίας

Στην εργασία του μαθήματος, ο φοιτητής καλείται

- να παραδώσει την περιγραφή του κυκλώματος που σχεδίασε σε Verilog HDL
- να αναπτύξει σε κείμενο την περιγραφή της λειτουργίας του κυκλώματος
- να παρουσιάσει αποτελέσματα (π.χ. κυματομορφές, αρχεία εισόδου/εξόδου) τα οποία να αποδεικνύουν τη σωστή λειτουργία του κυκλώματος

Η εργασία παραδίδεται σε τυπωμένη μορφή (με το συνολικό κώδικα Verilog HDL) και υποβάλλεται σε ηλεκτρονική μορφή (PDF της εργασίας + αρχεία κώδικα) στο email του διδάσκοντα. Οι φοιτητές μπορούν να παραδώσουν τις εργασίες τους το αργότερο μέχρι και την ημέρα των εξετάσεων της περιόδου Ιουνίου-Ιουλίου 2010. Εργασία η οποία θα παραδοθεί μετά το πέρας αυτής της ημερομηνίας, δεν θα βαθμολογηθεί ώστε να ληφθεί υπόψη για τις εξετάσεις της περιόδου Ιουνίου-Ιουλίου.

Μια εργασία βαθμολογείται με άριστα το 1.25. Μη εμπρόθεσμη παράδοση εργασίας συνεπάγεται το βαθμό μηδέν (0).

Η εργασία του μαθήματος είναι υποχρεωτική.